



VF-A15K256 FPGA开发板

深圳市奥唯思科技有限公司











CONTENTS 目录

- 01 SZOVS 公司介绍
- 02 FPGA芯片介绍
- 03 **VF-A15K256 开发板介绍**
- 04 VF-A15K256 Demo介绍
- 05 更多图片展示

O1 PART









深圳市奥唯思科技有限公司

SHENZHEN OVS TECHNOLOGY CO.,LTD.

深圳市深圳奥唯思科技有限公司,简称奥唯思(SZOVS),成立于2021年,坐落于深圳南山。公司核心团队有着数十年的**FPGA图像开发**经验,以及**多媒体ASIC**芯片设计积累。

公司专注于**FPGA图像处理**平台推广、**全国产ISP**相机研制、 **FPGA电子内窥镜系统**开发等,致力于为客户提供快速可量产、高性价比的FPGA图像加速解决方案。



Verilog HDL关键字



奥唯思,为FPGA图像而生......



我是作者: FPGA界·韩老师



Coming Soon...



















2008年 2012年

2015年

2022年

2024年

2025年

杭州电子科技大学 (本科)

西安电子科技大学(硕士)

中兴微电子技术有限公司 (ZXIC)

深圳市奥唯思科技有限公司 (SZOVS)

18年来,从FPGA到图像处理,从逻辑设计到时序约束

- ◆ 入行FPGA 18年,玩转易灵思、高云、Xilinx、Altera、Lattice、紫光、安路、京微雅阁等FPGA
- ◆ 写过近10本FPGA书籍,大部分已经是高校的授课教程,培养FPGA下一代
- ◆ 指导 + 培养过无数FPGA设计、ASIC原型验证工程师
- ◆ 任多个高校 外聘授课教师、企业导师









凭着FPGA行业十几年的技术积累,奥唯思帮客户快速方案落地,为**易灵思、高云、安路、Lattice、图为科技、创龙科技、思特威、成都微光**等知名企业提供FPGA图像解决方案,得到了市场广泛的支持与认可……











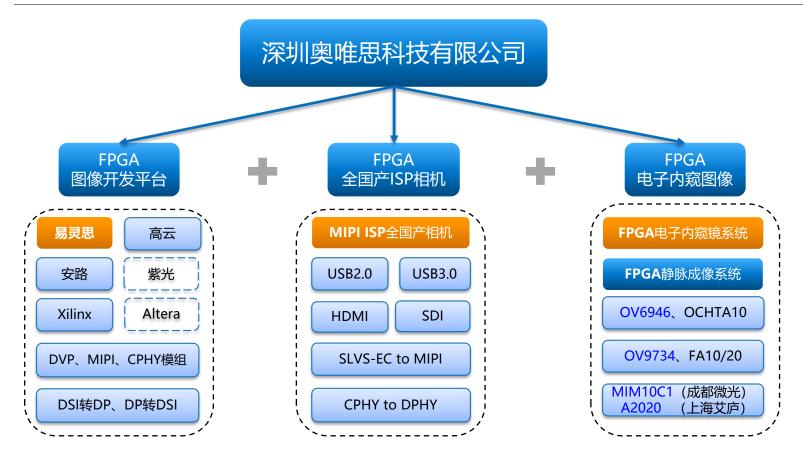


奥唯思,为FPGA图像而生……

www.szovs.com







02 PART



FPGA 芯片介绍













Device Resources

Table 1–1 lists Cyclone IV E device resources.

Table 1-1. Resources for the Cyclone IV E Device Family

Resources	EP4CE6	EP4CE10	EP4CE15	EP4CE22	EP4CE30	EP4CE40	EP4CE55	EP4CE75	EP4CE115
Logic elements (LEs)	6,272	10,320	15,408	22,320	28,848	39,600	55,856	75,408	114,480
Embedded memory (Kbits)	270	414	504	594	594	1,134	2,340	2,745	3,888
Embedded 18 × 18 multipliers	15	23	56	66	66	116	154	200	266
General-purpose PLLs	2	2	4	4	4	4	4	4	4
Global Clock Networks	10	10	20	20	20	20	20	20	20
User I/O Banks	8	8	8	8	8	8	8	8	8
Maximum user I/O (1)	179	179	343	153	532	532	374	426	528

Note to Table 1-1:

(1) The user I/Os count from pin-out files includes all general purpose I/O, dedicated clock pins, and dual purpose configuration pins. Transceiver pins and dedicated configuration pins are not included in the pin count.

03 PART

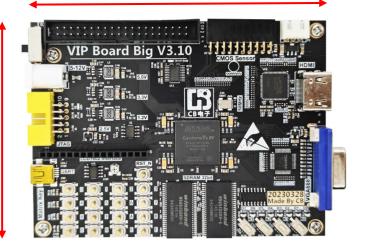


FPGA开发板 硬件介绍

FPGA核心板 参数描述



115mm



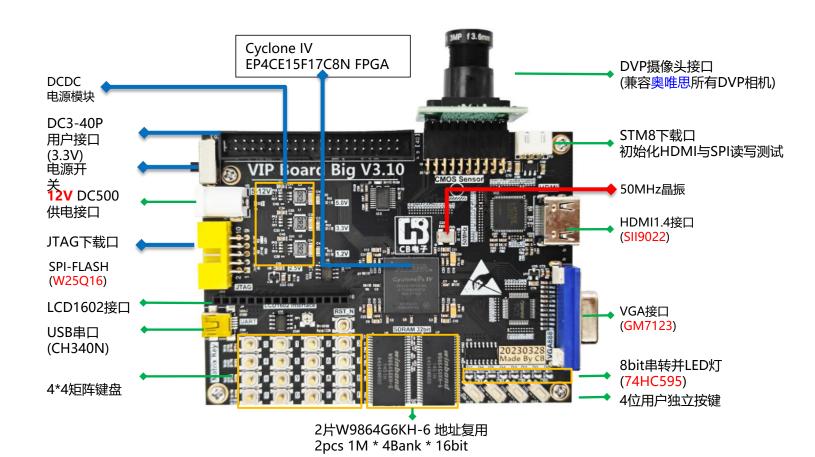
16nm工艺,高速低功耗小尺寸FPGA

- ◆集成DDR3/MIPI软核IP
- ◆主打 MIPI CSI 1.5G 相机采集解决方案;
- ◆主打 MIPI DSI 1.5G LCD显示解决方案;

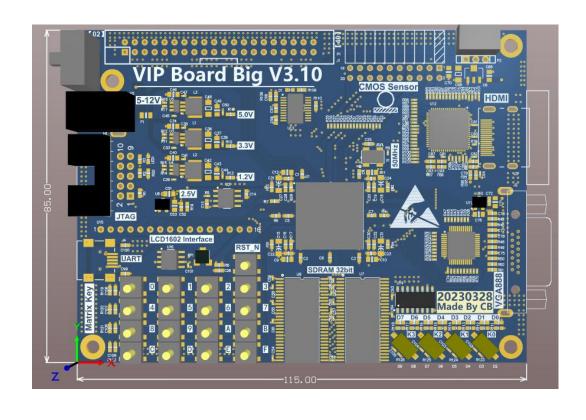
参数	描述
供应商	深圳市奥唯思科技有限公司
开发板型号	VF-A15K256
FPGA厂家	Altera (Intel) Cyclone IV系列
FPGA型号	EP4CE15F17C8N
FPGA资源	15K 逻辑单元,56个DSP,504Kbit RAM
DRAM存储	4M 32bit SDRAM: W9864G6KH-6 (2pcs拼接)
PCBA尺寸	长 115mm * 宽 85mm
PCB工艺	4层 1.6mm 黑色 沉金 工艺
板载功能	1) 8个LED灯 2) 1个硬复位按键, 4*5矩阵键盘, 4个独立按键 3) 1个LCD1602接口 4) 1个USB串口 (CH340N) 5) DC3-40 40P 用户接口
图像接口	1) 1路VGA与HDMI 1.4复用显示接口 2) 1路DVP相机接口(兼容奥唯思 科技所有DVP模组) 3) DC3-40可扩展800*480/1024*600 RGB屏
备注	完全配套《FPGA设计技巧与案例开发详解》 完全配套《基于MATLAB与FPGA的图像处理教程》
供应商	EP4CE15F17C8N
开发板型号	15K 逻辑单元,56个DSP,504Kbit RAM











O₄ PART



FPGA开发板 Demo & 场景介绍



FPGA开发板 基础Demo介绍



分类	工程名称	FPGA工程介绍			
基础工程	01_Counter_Design	4位计数器实验(不可上板)			
	02-1_LED_Display_Design_8BitAddr	并行 8位LED流水灯实验(自加,不可上板)			
	02-2_LED_Display_Design_595Addr	基于74HC595的串行8位LED自加实验			
	02-3_LED_Display_Design_595Water	基于74HC595的串行8位LED流水灯实验			
	02-4_LED_Display_Design_595Breathe	基于74HC595的串行8位LED呼吸灯实验			
	03-1_KEY_Scan_Design_Jitter	基于消抖动的独立按键检测程序			
	03-2_KEY_Scan_Design_Counter	基于计数延时的独立按键检测程序			
	04_LCD1602_Display_Design	春逻辑实现LCD1602字符液晶屏驱动显示			
	05-1_System_Ctrl_Design	不带PLL的全局时钟管理模块设计			
	05-2_System_Ctrl_Design_PLL	带PLL的全局时钟管理模块设计			
	06_MCU2FPGA_SPI_Test	基于STM8与FPGA的的SPI读写测试实验			
	07_PC2FPGA_UART_Test	基于UART协议的FPGA<->PC通信实验			
	08-1_VGA_Display_Test_640480	VGA/HDMI 640*480@60显示实验			
	08-2_VGA_Display_Test_1280720	VGA/HDMI 1280*720@60显示实验 (宏定义)			
	08-3_VGA_Char_Display_Test	VGA/HDMI 字符串显示实验 (C2Mif)			
	08-4_VGA_Image_Display	VGA/HDMI 图片显示实验(ROM)			
	09_SDRAM_VGA_Display_Test640480	基于SDRAM的VGA/HDMI 640*480读写实验			
	10_CMOS_OV7725_RGB640480	基于OV7725的摄像头实时采集显示实验			



FPGA开发板 图像Demo介绍

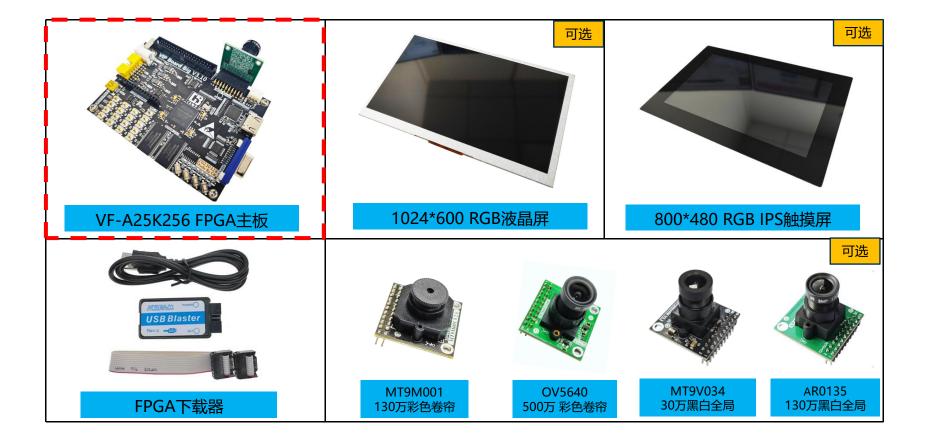


分类	工程名称	FPGA工程介绍			
12 13 14 15	11_CMOS_OV7725_RGB888_YCbCr444	RGB888 转 YCvCr444 算法的实现			
	12_CMOS_OV7725_YCbCr422_RGB888	YCbCr 转 RGB888 算法的实现			
	13_CMOS_OV7725_Gray_Mean_Filter	基于 OV7725 的灰度图像均值滤波算法实现			
	14_CMOS_OV7725_Gray_Median_Filter	基于 OV7725 的灰度图像中值滤波算法实现			
	15_CMOS_OV7725_Gray_Sobel	基于 OV7725 的灰度图像 Sobel 边缘检测算法实现			
像	16_CMOS_OV7725_Gray_Sobel_Erosion	灰度图像的 Sobel+腐蚀运算算法的实现			
程	17_CMOS_OV7725_Gray_Sobel_Erosion_ Dilation	灰度图像的 Sobel+腐蚀+膨胀运算算法的实现			
	18_CMOS_OV7725_RAW8_RGB888	基于 OV7725 的 Bayer 阵列图像恢复算法实现			
	20_CMOS_OV7725_RAW8_RGB888_SDC	基于 OV7725 的 Bayer 阵列图像恢复算法实现 (增加 TimingQuest SDC 约束)			
	21_VIP_RAW2RGB2Gray_Medium	Sensor 输出 Bayer→RGB→Gray→中值滤波 (算法基础版本,各种算法在这里添加, RAW 转 RGB 后 单像素操作更符合实际项目需求)			
	22_VIP_RAW2RGB2Gray_Medium_Sobel _Erosion_Dilation	Sensor 输出 Bayer→RGB→Gray→Sobel→腐蚀→膨 胀算法,经典的一个算法的例子			



FPGA开发板 套餐介绍

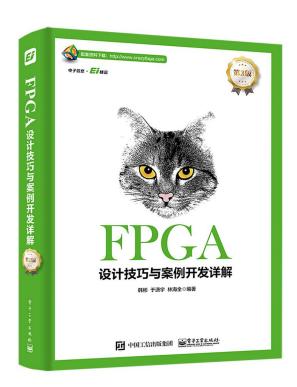






配套书籍《FPGA设计技巧与案例开发详解》





目录

第一部分 FPGA 基础理论

- ◆ 第 1 章 浅谈 FPGA 技术、优势、学习途径
- ◆ 第2章 MAX II CPLD/Cyclone IV FPGA PCB 硬件设计
- ◆ 第 3 章 Quartus II 软件安装与 Verilog HDL 简介

第二部分 FPGA 初级入门

- ◆ 第4章4位计数器的设计与仿真验证
- ◆ 第5章 LED 驱动电路设计
- ◆ 第6章独立按键与矩阵键盘的 FPGA 驱动电路实现
- ◆ 第 7 章 " Hello World" 的 LCD1602 显示驱动电路实现
- ◆ 第8章 优化设计 FPGA 全局时钟管理模块
- ◆ 第9章基于 FPGA 与 MCU 通信的 SPI 总线协议设计
- ◆ 第 10 章 基于 FPGA 与 PC 通信的 UART 串口设计
- ▶ 第 11 章 基于 FPGA 的 VGA 驱动显示设计

第三部分 FPGA 高级进阶

- ◆ 第 12 章 基于 SDRAM 的 VGA 显示控制器的设计与实现
- ◆ 第 13 章 基于 OV7725 的摄像头视频图像采集系统
- ◆ 第 14 章 TimeQuest 时序分析与实战演练

第四部分 FPGA 终极修炼

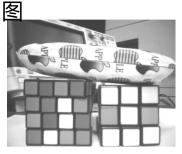
- ◆ 第 15 章 基于 FPGA 的硬件系统设计
- ◆ 第 16 章 FPGA 与深度学习加速器







Bayer原图



RGB转灰度图



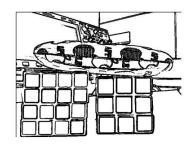
Bayer转RGB图



灰度中值滤波图



Sensor直出RGB565



Sobel边缘检测与腐蚀膨胀

05 PART

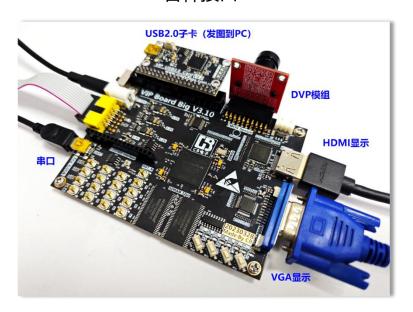


FPGA开发板 更多图片展示





各种接口



外接RGBLCD





奥唯思,为FPGA图像而生...

THANKS

官方网站: www.szovs.com (资料下载)

官方淘宝: https://szovs.taobao.com

"奥唯思FPGA"店铺

FPGA论坛: <u>www.crazyfpga.com</u>

FPGA交流群: 851598171 (QQ)

cb@szovs.com

♀ 深圳市南山区朗山路11号同方科兴科学园E栋501



CrazyFPGA 公众号



深圳奥唯思 官微



企微业务 联系方式